

(11)Publication number : 06-268551

(43)Date of publication of application : 22.09.1994

(51)Int.Cl.

H04B 1/40

H03L 7/18

(21)Application number : 05-050480

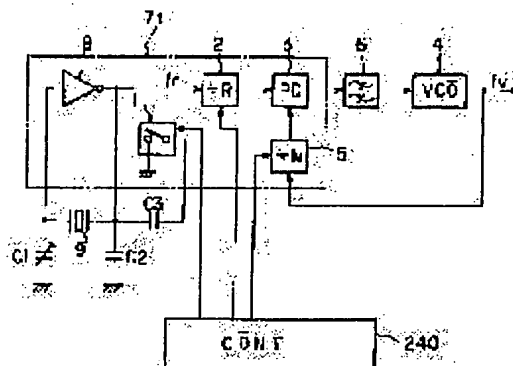
(71)Applicant : TOSHIBA CORP

(22)Date of filing : 11.03.1993

(72)Inventor : GOTO HIROYUKI  
FURUYA MASARU**(54) SYNTHESIZER CIRCUIT****(57)Abstract:**

**PURPOSE:** To attain high quality communication in all radio channels even in a broad band system so that adverse effect of harmonics of a reference oscillation signal is not given onto the radio channel.

**CONSTITUTION:** When a radio channel receiving the effect of harmonics of a reference oscillating frequency  $f_r$  is selected, a control circuit 240 applies an ON-control signal to a switch circuit 11, which is closed and then the reference oscillating frequency  $f_r$  generated from an inverter 8 is changed by a predetermined quantity and to compensate a change in the reference oscillating frequency  $f_r$ , the control circuit 240 sets a compensation frequency division number  $R'$  to a frequency divider 2.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

CLAIMS

[Claim(s)]

[Claim 1] In the synthesizer circuit established in the walkie-talkie which communicates out of two or more radio-channel frequencies by choosing the radio-channel frequency to wish The criteria oscillator circuit for generating a criteria oscillation frequency, and the PLL circuit for generating the local oscillation frequency corresponding to said radio-channel frequency to wish based on the criteria oscillation frequency generated from this criteria oscillator circuit, The criteria oscillation frequency adjustable means for carrying out adjustable [ of the criteria oscillation frequency which said criteria oscillator generates ], when generating the local oscillation frequency corresponding to a specific radio-channel frequency from this PLL circuit, When adjustable [ of the criteria oscillation frequency which said criteria oscillator generates with this criteria oscillation frequency adjustable means ] is carried out The synthesizer circuit characterized by providing the parameter modification means for changing the parameter of said PLL circuit in order to amend a changed part of said local oscillation frequency by adjustable [ of this criteria oscillation frequency ].

---

[Translation done.]

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the synthesizer circuit prepared as a local oscillation circuit in walkie-talkies, such as a mounted walkie-talkie which applied the multi-channel access method, a portable telephone, a cordless telephone machine, and a selective-calling receiver.

[0002]

[Description of the Prior Art] Conventionally, this kind of synthesizer circuit is constituted as shown in drawing 7 . namely, -- criteria -- an oscillator -- one -- oscillating -- having had -- criteria -- an oscillation -- a signal (frequency fr) -- a counting-down circuit -- two -- dividing -- carrying out -- having had -- after -- a phase comparator -- (-- PD --) -- three --

inputting -- having. Moreover, with a counting-down circuit 5, dividing of the local oscillation signal (frequency  $f_v$ ) generated with the voltage controlled oscillator (VCO) 4 by this phase comparator 3 was carried out, and a back feedback input is carried out. In a phase comparator 5, the phase of the criteria oscillation signal by which dividing was carried out [above-mentioned] to the phase of the local oscillation signal by which dividing was carried out [above-mentioned] is compared, and the signal showing the phase contrast is outputted. It integrates with this phase contrast signal with a loop filter 6, it serves as control voltage, and is supplied to the above VCO 3. VCO3 generates the local oscillation signal of the frequency corresponding to the above-mentioned control voltage. Moreover, in this synthesizer circuit, when changing a local oscillation frequency with the change of a receiving channel, channel data are outputted from the control circuit which is not illustrated, and the number of dividing of the above-mentioned counting-down circuit 5 is changed with this channel data. In addition, the above-mentioned phase comparator 3 and each counting-down circuits 2 and 5 are integrated as PLLIC7 in many cases.

[0003] By the way, the criteria oscillator 1 used in such a conventional synthesizer circuit is constituted as shown in drawing 8 or drawing 9. That is, it is the criteria oscillation frequency  $f_r$  which is first shown in drawing 8 are what grounded the both ends of this quartz resonator 9 through capacitors C1 and C2, respectively while connecting the quartz resonator 9 between the I/O edges of the inverter 8 formed in PLLIC7, and corresponding to the capacity of capacitors C1 and C2. It is generated from an inverter 8. On the other hand, it is the criteria oscillation frequency  $f_r$  which is shown in drawing 9 are what constituted the oscillator circuit by Transistor Tr, capacitors C1-C4, and resistance R1 and R2, and corresponding to the oscillation frequency of a quartz resonator 9, and the capacity of the capacitors C1-C4 of the above-mentioned oscillator circuit. It is generated.

[0004]

[Problem(s) to be Solved by the Invention] However, such a conventional synthesizer circuit is the criteria oscillation frequency  $f_r$  generated from the criteria oscillator 1. Since it was fixed to constant value, it had the following troubles.

[0005] That is, in the radio communications system which applied the multi-channel access method, generally two or more radio channels at fixed spacing are arranged in the predetermined communication link allocation band, and the walkie-talkie is communicating by choosing an empty radio channel from two or more of these radio channels. Here, for the usual radio-channel system, as shown in drawing 10 (a), spacing  $\Delta f$  of a radio channel is the bandwidth  $f_w$  of each radio channel. It compares and is set up widely. For this reason, higher harmonic  $n f_r$  of the criteria oscillation frequency generated from the criteria oscillator of a synthesizer circuit Even when entering in the above-mentioned communication link allocation band, it is this harmonic frequency  $n f_r$ . It is the criteria oscillation frequency  $f_r$  so that it may be located between the bandwidth of a radio channel, as shown in A of drawing 10 (a). If it sets up beforehand, it will be the above-mentioned higher harmonic  $n f_r$ . There is no fear of having a bad influence on a radio channel.

[0006] However, since it consists of still more densely radio communications systems which adopted the interleave method, for example as a radio-channel system shows drawing 10 (a) and (b), spacing of a radio channel is set to  $\Delta f/2$ , and it is each radio-channel bandwidth  $f_w$ . It becomes narrow. In this case, criteria oscillation frequency  $f_r$  That harmonic frequency  $n f_r$  It becomes impossible to set up so that it may be located between the bandwidth of a radio channel. For this reason, about at least one of each radio channels, it will surely be influenced of the higher harmonic  $n f_r$  of a criteria oscillation signal, and degradation of communication link quality was not avoided.

[0007] Moreover, in order to prevent the above fault, it is the criteria oscillation signal frequency  $f_r$ . The higher harmonic  $n f_r$  Setting up so that it may not enter in a communication link allocation band is examined. However, in order to carry this out, it is necessary to raise the upper limited frequency of PLLIC7 of operation. However, when it was made this appearance, small electrification will be checked, and it was difficult for the system of a broadband to apply.

[0008] This invention was made paying attention to the above-mentioned situation, it is made for

the bad influence by the higher harmonic wave of a criteria oscillation signal to be less than a radio channel, the place made into the purpose enables the communication link of high quality in all the radio channels in a communication link allocation band by this, without causing an increment and cost rise of power consumption, and it is in offering the suitable synthesizer circuit for the walkie-talkie used especially with the radio communications system of a broadband.

[0009]

[Means for Solving the Problem] In the synthesizer circuit established in the walkie-talkie which communicates by this invention choosing the radio-channel frequency which he wishes out of two or more radio-channel frequencies in order to attain the above-mentioned purpose It adds to the PLL circuit for generating the local oscillation frequency corresponding to the above-mentioned hope radio-channel frequency based on the criteria oscillation frequency generated from the criteria oscillator circuit and this criteria oscillator circuit for generating a criteria oscillation frequency. It has the criteria oscillation frequency adjustable means and the parameter modification means. And when generating the local oscillation frequency corresponding to a specific radio-channel frequency from the above-mentioned PLL circuit, adjustable [ of the criteria oscillation frequency which the above-mentioned criteria oscillator generates with the above-mentioned criteria oscillation frequency adjustable means ] is carried out, and the parameter of the above-mentioned PLL circuit is changed with a parameter modification means in order to amend change of the local oscillation frequency by adjustable [ of the criteria oscillation frequency of a parenthesis ].

[0010]

[Function] In order to communicate, when the higher harmonic of a criteria oscillation frequency may have a bad influence to the selected radio-channel frequency as a result according to this invention, adjustable [ of the criteria oscillation frequency which the criteria oscillator itself generates ] will be carried out, and it will be shifted to the location where the higher harmonic of a criteria oscillation frequency does not have a bad influence on a radio channel by this. For this reason, when every radio channel is chosen among two or more radio channels, it becomes possible to avoid the effect by the higher harmonic of a criteria oscillation frequency, and, thereby, communication link quality can be raised. Moreover, it becomes possible to apply also to the system of a broadband. Furthermore, since it becomes unnecessary to raise the upper limited frequency of a PLL circuit of operation, an increment or cost rise of the power consumption of a circuit are not produced.

[0011]

[Example] Drawing 1 is the circuit block diagram showing the configuration of the receiving system of the digital walkie-talkie equipped with the synthesizer circuit concerning one example of this invention.

[0012] In this drawing, the wireless carrier signal transmitted from the walkie-talkie of the communications partner which is not illustrated is inputted into the high-frequency amplifier 130 through the antenna common machine (DUP) 120, after being received by the antenna 110, and after being amplified with this high-frequency amplifier 130, it is first inputted into the 1st mixer 140. In the 1st mixer 140, the above-mentioned wireless carrier signal is mixed with the 1st local oscillation signal generated from the synthesizer circuit (SYN) 150, and, thereby, frequency conversion is carried out to the 1st received intermediate frequency signal. The above-mentioned synthesizer circuit 150 generates the 1st local oscillation signal corresponding to the radio-channel frequency which it is going to receive according to the radio-channel data given from a control circuit (CONT) 240. After the level control of the 1st received intermediate frequency signal outputted from the 1st mixer 140 of the above is carried out by the intermediate frequency amplifier 170 which the excessive frequency component was removed by the 1st intermediate frequency filter 160, and was equipped with the automatic-gain-control function, it is inputted into the 2nd mixer 180. In this 2nd mixer 180, the above-mentioned 1st received intermediate frequency signal is mixed with the 2nd local oscillation signal generated from the local oscillator 190, and frequency conversion is carried out to the 2nd received intermediate frequency signal. After this 2nd received intermediate frequency signal passes

through the 2nd intermediate frequency filter 200, in order to change into the frequency in which digital recovery processing is possible, it is further inputted into the 3rd mixer 210. In this 3rd mixer 210, the above-mentioned 2nd received intermediate frequency signal is mixed with the 3rd local oscillation signal generated from the local oscillator 220, and, thereby, frequency conversion is carried out to receiving baseband signaling. And this receiving baseband signaling is inputted into the digital demodulator circuit (DEM) 230, and it restores to it.

[0013] By the way, the above-mentioned synthesizer circuit 150 is constituted as follows.

Drawing 2 is the circuit block diagram showing the configuration. In addition, it explains by giving the same sign to the same part as said drawing 7 and drawing 8 in this drawing.

[0014] A quartz resonator 9 is connected among the both ends of the inverter 8 for a criteria oscillation formed in PLLIC71, and the end of this quartz resonator 9 is always grounded through the capacitor C1 of a variable-capacity form. Moreover, when a switching circuit 11 closes, the other end of a quartz resonator 9 is further grounded through a capacitor C3, while always being grounded through a capacitor C2. That is, the other end of a quartz resonator 9 is grounded only through a capacitor C2, when the switching circuit 11 is in the open condition, and after the switching circuit 11 has closed on the other hand, it is grounded through the parallel circuit of a capacitor C2 and Capacitor C. The above-mentioned switching circuit 11 is formed in PLLIC71, and carries out an on-off action according to the on-off control signal generated from a control circuit 240.

[0015] The control circuit 240 is equipped with the memory table for controlling the synthesizer circuit 150. Wireless channel-control data are memorized by this memory table. This wireless channel-control data is matched with each radio channel, and sets up the number N of dividing, the on-off control information on a switching circuit 11, and the number R of dividing respectively. In case a control circuit 240 performs radio, it supplies the number N of dividing, the on-off control information on a switching circuit 11, and the number R of dividing corresponding to the radio channel used from the above-mentioned memory table to read-out, and it supplies such information to the counting-down circuit 5, the switching circuit 11, and counting-down circuit 2 of the synthesizer circuit 150, respectively.

[0016] Next, actuation of the synthesizer circuit constituted as mentioned above is explained based on an example. In a 275MHz - 287MHz communication link allocated band, two or more radio channels consider now the system arranged at intervals of 12.5kHz temporarily. Criteria oscillation frequency  $f_r$  generated in the synthesizer circuit 150 in the walkie-talkie used in this system When 6MHz, it is center frequency  $f_0$ . It sets to the radio channel set as  $f_0 = 276\text{MHz}$  and  $f_0 = 282\text{MHz}$ , and is the above-mentioned criteria oscillation frequency  $f_r$  in that channel width. A higher harmonic will appear, respectively.

[0017] Then, in order to make it the higher harmonic wave of a criteria oscillation frequency not appear in these radio channels, in this example, it sets to each above-mentioned radio channel, and it is the criteria oscillation frequency  $f_r$  as follows. It is changing.

[0018] Namely, frequency  $f_{IF1}$  of the 1st received intermediate frequency signal of the above-mentioned walkie-talkie If it is referred to as  $1 = 21\text{MHz}$  of  $f_{IF}(s)$  and the synthesizer circuit 150 is made into a bottom 5 multiplying method, the phase comparison frequency  $f_{pd}$  will be set to  $f_{pd} = 12.5\text{kHz} / 5 = 2.5\text{kHz}$  from the above-mentioned channel spacing (12.5kHz). Moreover, since the 1st local oscillation signal frequency  $f_{L1}$  corresponding to an above-mentioned center frequency  $f_0 = 276\text{MHz}$  radio channel is  $1 = 255\text{MHz}$  of  $f_{L1} = f_0 - f_{IF}(s)$ , the oscillation frequency in front of 5 multiplying, i.e., the oscillation frequency of VCO4, is set to  $f_{L1} / 5 = 51\text{MHz}$ . Similarly, the oscillation frequency of VCO4 corresponding to a center frequency  $f_0 = 282\text{MHz}$  radio channel is set to  $f_{L1} / 5 = 52.2\text{MHz}$ .

[0019] Now, after holding this condition, it sets to each above-mentioned radio channel (center frequency  $f_0 = 276\text{MHz}$ ,  $f_0 = 282\text{MHz}$ ), and is the criteria oscillation frequency  $f_r$ . In order to carry out adjustable, it is the criteria oscillation frequency  $f_r$ . For example, the capacity value of a capacitor C3 is set up so that it may be set to  $f_r = 6.0025\text{MHz}$ . Moreover, the switch control information for considering as R' to which only 1 made the number R of dividing of a counting-down circuit 2 increase, and making a switching circuit 11 turn on with it is matched with each above-mentioned radio channel, and is memorized on the memory table of a control circuit 240.

[0020] Thus, when are set up and either of each above-mentioned radio channel (center frequency  $f_0 = 276\text{MHz}$ ,  $f_0 = 282\text{MHz}$ ) is chosen on the occasion of a communication link, according to the wireless channel-control data of a memory table, an ON control signal is supplied from a control circuit 240 to a switching circuit 11, and this closes a switching circuit 11. For this reason, from an inverter 8, criteria oscillation frequency  $f_r = 6.0025\text{MHz}$  determined by the sum of the natural frequency of a quartz resonator 9, the capacity of a capacitor C1, and the capacity of capacitors C2 and C3 is generated. Therefore, it will separate from the channel width of each above-mentioned radio channel (center frequency  $f_0 = 276\text{MHz}$ ,  $f_0 = 282\text{MHz}$ ), and the higher harmonic wave generated with the above-mentioned criteria oscillation frequency at this time is [ as opposed to / this sake / each above-mentioned radio channel ] the criteria oscillation frequency  $f_r$ . The fault on which a higher harmonic wave has a bad influence is prevented.

[0021] Moreover, to a counting-down circuit 2, number of dividing  $R'$  (value which only 1 usually increased from the value) is set from a control circuit 240 at this time. For this reason, above-mentioned criteria oscillation frequency  $f_r = 6.0025\text{MHz}$ , after phase comparison frequency  $f_{pd} = 2.5\text{kHz}$  is compensated [ only being carried out  $R'$  dividing and ] with the above-mentioned counting-down circuit 2, a phase comparator 3 is supplied. for this reason, each radio-channel frequency  $f$  above-mentioned [ from VCO4 ] --  $51\text{MHz}$  corresponding to  $0 = 276\text{MHz}$   $f_0 = 282\text{MHz}$  and  $52.2\text{MHz}$  will be generated, and, as a result, the wireless carrier signal of each above-mentioned radio channel is correctly mixed with the 1st mixer 140, respectively.

[0022] In addition, when radio channels other than each above-mentioned radio channel (center frequency  $f_0 = 276\text{MHz}$ ,  $f_0 = 282\text{MHz}$ ) are chosen, an off control signal is supplied to a switching circuit 11 from a control circuit 240. For this reason, a switching circuit 11 will hold an open condition and, as a result, criteria oscillation frequency  $f_r = 6\text{MHz}$  determined with the natural frequency of a quartz resonator 9, the capacity of a capacitor C1, and the capacity of a capacitor C2 is generated from an inverter 8. Moreover, to a counting-down circuit 2, a value is usually set from a control circuit 240. For this reason, phase comparison frequency  $f_{pd} = 2.5\text{kHz}$  is supplied to a phase comparator 3.

[0023] thus, in the synthesizer circuit of this example Criteria oscillation frequency  $f_r$  When the radio channel influenced of a higher harmonic wave is chosen Supply an ON control signal from a control circuit 240 to a switching circuit 11, and a switching circuit 11 is made to close. Criteria oscillation frequency  $f_r$  generated from an inverter 8 by this Constant-rate change is carried out and it is the above-mentioned criteria oscillation frequency  $f_r$ . In order to compensate a changed part, he is trying to set number of dividing  $R'$  for compensation from a control circuit 240 to a counting-down circuit 2.

[0024] Therefore, criteria oscillation frequency  $f_r$  Even when the radio channel influenced of a higher harmonic wave is chosen, according to change of a criteria oscillation frequency, the higher harmonic wave is removed from the above-mentioned radio channel, and, thereby, the bad influence of the higher harmonic wave of a criteria oscillation frequency to a radio channel can be prevented. For this reason, in all radio channels, it becomes possible to communicate high quality without the effect by the higher harmonic of a criteria oscillation non-frequency. Moreover, in this example, that what is necessary is just to perform addition of a switching circuit 11 and a capacitor C3, and to make a change of wireless channel-control data, since it is not necessary to raise the upper limited frequency of a PLL circuit of operation, or to prepare a special quartz resonator with a high oscillation lower cut off frequency, there is an easily realizable advantage.

[0025] In addition, this invention is not limited to the above-mentioned example, and the following various deformation implementation is possible for it. That is, it is the criteria oscillation frequency  $f_r$ , without changing the phase comparison frequency  $f_{pd}$  in the above-mentioned example. The case where adjustable was carried out was explained. According to this method, it can realize easily only by changing the number  $R$  of dividing of a counting-down circuit 2 according to the good variate of the criteria oscillation frequency  $f_r$ , without completely changing the parameter of others of a PLL circuit. However, with this method, it is the criteria oscillation frequency  $f_r$ . Since adjustable is carried out to  $6.0025\text{MHz}$  from  $6\text{MHz}$ , that adjustable width of

face becomes large like +417 ppm. This frequency adjustable width of face may be difficult depending on circuitry.

[0026] Then, after changing minutely, without fixing the phase comparison frequency  $f_{pd}$ , it is the criteria oscillation frequency  $f_r$ . If it carries out adjustable, it is the criteria oscillation frequency  $f_r$ . It is possible to make adjustable width of face small. For example, the phase comparison frequency  $f_{pd}$  is set as  $f_{pd}=2.500121\text{kHz}$  about the radio channel which is two whose center frequency is  $f_0=276\text{MHz}$  and  $f_0=282\text{MHz}$ , and it is the criteria oscillation frequency  $f_r$ . Suppose that it was set as  $f_r=6.000292\text{MHz}$ . If it does so, it is the criteria oscillation frequency  $f_r$  at this time. Adjustable width of face is set to +48.447 ppm.

[0027] Thus, criteria oscillation frequency  $f_r$  Criteria oscillation frequency  $f_r$  which will be generated near the band of each above-mentioned radio channel (center frequency  $f_0=276\text{MHz}$ ,  $f_0=282\text{MHz}$ ) if it sets up A higher harmonic is set to 276.0134MHz and 282.0137MHz, respectively, and becomes out of band [ each above-mentioned radio channel ].

[0028] moreover -- to the extent that it is above -- the phase comparison frequency  $f_{pd}$  and criteria oscillation frequency  $f_r$  when it sets up, in order to generate the synthesizer frequency corresponding to each above-mentioned radio channel (center frequency  $f_0=276\text{MHz}$ ,  $f_0=282\text{MHz}$ ) from VCO4 -- several dividing of a counting-down circuit 5 -- it is necessary to change N suitably For example, in an above-mentioned center frequency  $f_0=276\text{MHz}$  radio channel, the number N of dividing is set as  $N=20399$ , and the number N of dividing is set as  $N=20879$  in a center frequency  $f_0=282\text{MHz}$  radio channel. Thus, if it sets up, the synthesizer frequency in front of 5 multiplying (oscillation frequency  $f_v$  of VCO4) will be set to  $f_v=N \times f_{pd}=50.99997\text{MHz}$  by the center frequency  $f_0=276\text{MHz}$  radio channel, and will be set to  $f_v=N \times f_{pd}=52.200029\text{MHz}$  by the center frequency  $f_0=282\text{MHz}$  radio channel. These values serve as a gap (-0.57 ppm and +0.56 ppm) to the exact frequency  $f_v$  (51MHz) which VCO4 should generate, respectively.

[0029] That is, it is the criteria oscillation frequency  $f_r$  only at carrying out adjustable [ of the phase comparison frequency  $f_{pd}$  ] minutely according to the above method. The oscillation frequency  $f_v$   $f_{L1}$ , i.e., 1st local oscillation frequency, of VCO4 which can carry out adjustable and is moreover generated by small adjustable width of face of about 50 ppm at this time A gap can be suppressed to 1 ppm or less.

[0030] In addition, reference frequency  $f_r$  When the radio channel which needs adjustable chooses suitably the phase comparison frequency  $f_{pd}$ , the criteria oscillation frequency  $f_r$ , and the number N of dividing at least according to this radio-channel frequency only in the case of one channel, it is the exact 1st local oscillation frequency  $f_{L1}$ . It is possible to make it generate.

[0031] It is the criteria oscillation frequency  $f_r$  not to mention the ability to prevent the effect of the higher harmonic of a criteria oscillation frequency from reaching to all radio channels with such an example. When adjustable width of face is small made with about 50 ppm, there is an advantage realizable in comparatively easy circuitry.

[0032] Moreover, it is the criteria oscillation frequency  $f_r$  by controlling connection/connectionless one of a capacitor C3 by said example with a switch 11. Although it was made to carry out adjustable, otherwise, a criteria oscillation frequency adjustable circuit may be constituted as follows.

[0033] In the synthesizer circuit first shown in drawing 3, 2 sets of independent criteria oscillators which consist of the inverters 8a and 8b in PLLIC73, quartz resonators 9a and 9b, and capacitor C1a, C1b and C2a and C2bs are prepared, and the oscillation frequency of these criteria oscillators is alternatively changed with a circuit changing switch 12, and is outputted.

[0034] Next, in the synthesizer circuit shown in drawing 4, while having separate quartz resonators 9a and 9b and variable-capacity capacitor C1a, and C1b, two criteria oscillators which shared the inverter 8 and capacitor C2 in PLLIC73, respectively are prepared, and the criteria oscillation frequency generated from these criteria oscillators is alternatively changed with a circuit changing switch 13, and is outputted.

[0035] Moreover, in the synthesizer circuit shown in drawing 5, variable-capacity capacitor C1a used as the load of a criteria oscillator and C1b are changed with a circuit changing switch 14, it

connects with a quartz resonator 9 alternatively, and, thereby, a criteria oscillation frequency is changed.

[0036] In the synthesizer circuit furthermore shown in drawing 6, when the external reference oscillator which consists of a quartz resonator 9, Transistor Tr, capacitors C1-C4, and resistance R1 and R2 is prepared separately from a PLL circuit, the capacitor 5 for oscillation frequency adjustable is connected to a capacitor C1 and juxtaposition to the quartz resonator 9 of this criteria oscillator. And this capacitor C5 is grounded at the time of closing of the switching circuit 15 in PLLIC75, and it is constituted so that a criteria oscillation frequency value may carry out adjustable by this.

[0037] Moreover, although said each example explained for the synthesizer circuit which generates a receiving station section oscillation frequency, this invention is applicable similarly about the synthesizer circuit which generates a master station section oscillation non-frequency. In addition, also with the configuration of the circuit for carrying out adjustable [ of circuitry or its oscillation frequency of a criteria oscillator ], the configuration of a PLL circuit, and the criteria oscillation frequency value that carries out adjustable, in the range which does not deviate from the summary of this invention, it deforms variously and can carry out.

[0038]

[Effect of the Invention] In the synthesizer circuit established in the walkie-talkie which communicates by choosing the radio-channel frequency expected that it explained in full detail above out of two or more radio-channel frequencies by this invention When newly establishing a criteria oscillation frequency adjustable means and a parameter modification means and generating the local oscillation frequency corresponding to a specific radio-channel frequency from a PLL circuit Adjustable [ of the criteria oscillation frequency which a criteria oscillator generates with the above-mentioned criteria oscillation frequency adjustable means ] is carried out, and he is trying to change the parameter of a PLL circuit with a parameter modification means in order to amend change of the local oscillation frequency by adjustable [ of the criteria oscillation frequency of a parenthesis ].

[0039] Therefore, according to this invention, without causing an increment and cost rise of power consumption, it can be less than a radio channel, and the bad influence by the higher harmonic wave of a criteria oscillation signal enables the communication link of high quality in all the radio channels in a communication link allocation band by this, and can offer the suitable synthesizer circuit for the walkie-talkie used especially with the radio communications system of a broadband.

---

[Translation done.]

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The circuit block diagram showing the configuration of the receiving system of the digital walkie-talkie equipped with the synthesizer circuit concerning one example of this invention.



[Drawing 2] The circuit diagram showing the configuration of the synthesizer circuit shown in drawing 1.

[Drawing 3] The circuit diagram showing the configuration of the synthesizer circuit concerning other examples of this invention.

[Drawing 4] The circuit diagram showing the configuration of the synthesizer circuit concerning the example of others of this invention.

[Drawing 5] The circuit section which shows the configuration of the synthesizer circuit concerning another example of this invention.

[Drawing 6] The circuit section which shows the configuration of the synthesizer circuit concerning still more nearly another example of this invention.

[Drawing 7] The circuit block diagram showing the basic configuration of a synthesizer circuit.

[Drawing 8] The circuit section which shows an example of the configuration of a criteria oscillator.

[Drawing 9] The circuit section which shows other examples of the configuration of a criteria oscillator.

[Drawing 10] Drawing showing an example of the arrangement system of a radio channel.

[Description of Notations]

- 1 -- Criteria oscillator
- 2 5 -- Counting-down circuit
- 3 -- Phase comparator
- 4 -- Voltage controlled oscillator (VCO)
- 6 -- Loop filter
- 7, 71, 72, 73, 74, 75 -- PLLIC
- 8, 8a, 8b -- Inverter
- 9, 9a, 9b -- Quartz resonator
- 11 15 -- Switching circuit
- 12, 13, 14 -- Circuit changing switch
- 110 -- Antenna
- 120 -- Antenna common machine (DUP)
- 130 -- High-frequency amplifier
- 140 -- The 1st mixer
- 150 -- Synthesizer circuit (SYN)
- 160 -- The 1st intermediate frequency filter
- 170 -- Automatic-gain-control amplifier
- 180 -- The 2nd mixer
- 190 -- The 2nd local oscillator
- 200 -- The 2nd intermediate frequency filter
- 210 -- The 3rd mixer
- 220 -- The 3rd local oscillator
- 230 -- Demodulator (DEM)

---

[Translation done.]

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

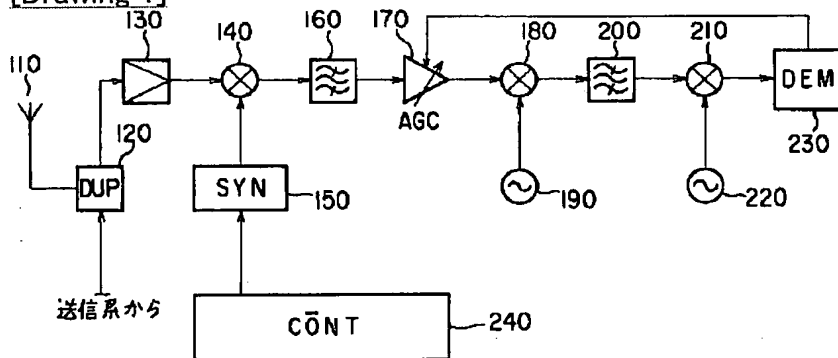
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

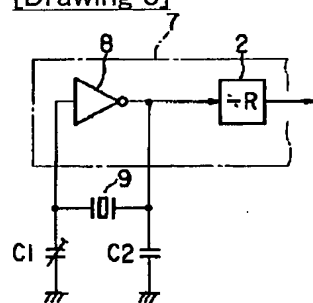
3.In the drawings, any words are not translated.

## DRAWINGS

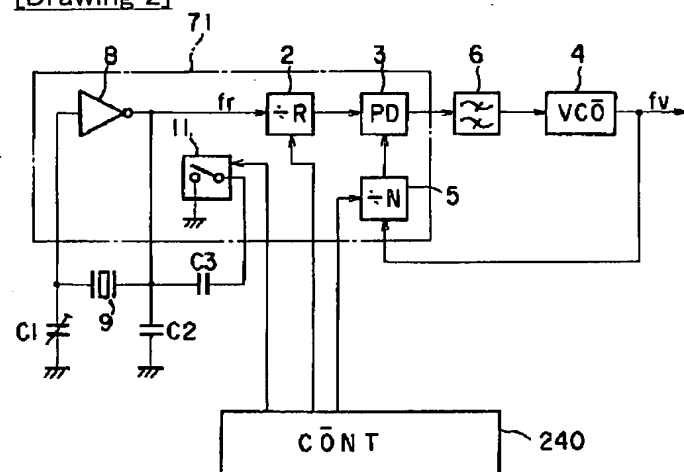
[Drawing 1]



[Drawing 8]

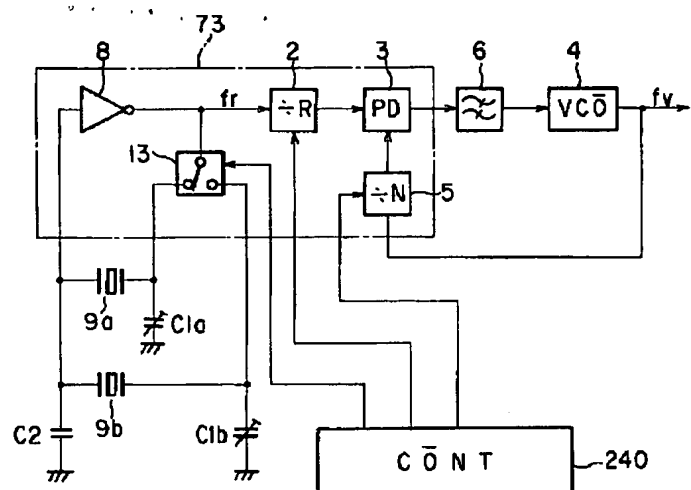


[Drawing 2]

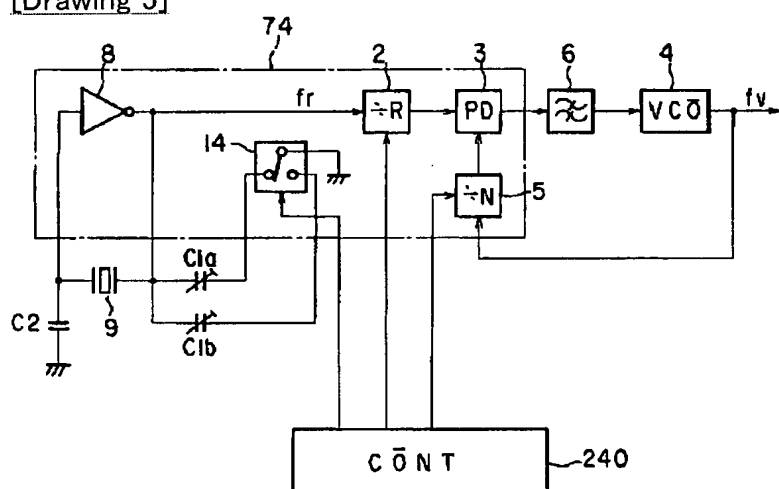


[Drawing 3]

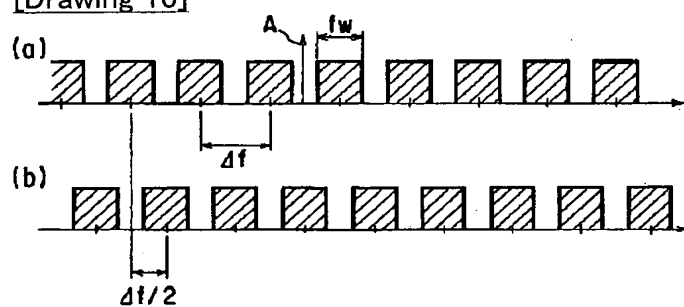




[Drawing 5]



[Drawing 10]



[Translation done.]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-268551

(43)公開日 平成6年(1994)9月22日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B 1/40		8949-5K		
H 0 3 L 7/18		9182-5J	H 0 3 L 7/ 18	Z

審査請求 未請求 請求項の数 1 O L (全 8 頁)

(21)出願番号 特願平5-50480

(22)出願日 平成5年(1993)3月11日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 後藤 博之

東京都日野市旭が丘3丁目1番地の1 株  
式会社東芝日野工場内

(72)発明者 古屋 勝

東京都日野市旭が丘3丁目1番地の1 株  
式会社東芝日野工場内

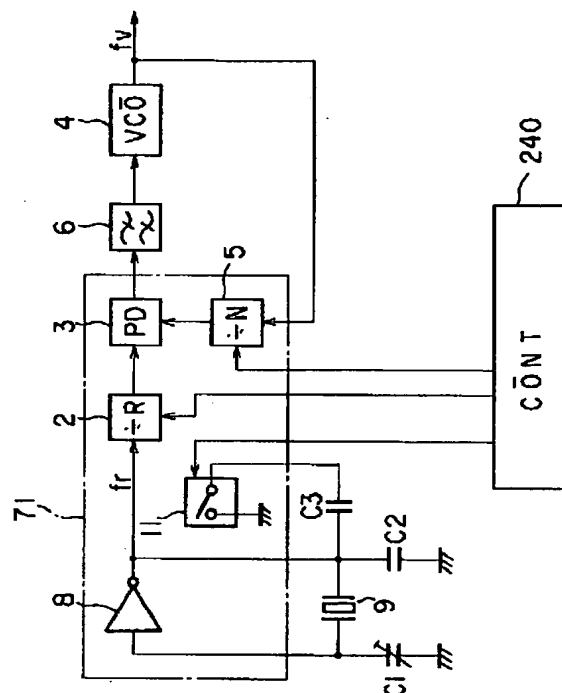
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】 シンセサイザ回路

(57)【要約】

【目的】 基準発振信号の高調波による悪影響が無線チャネルに及ばないようにして、広帯域のシステムにおいてもその全ての無線チャネルで高品質の通信を行なえるようにする。

【構成】 基準発振周波数  $f_r$  の高調波の影響を受ける無線チャネルが選択された場合に、制御回路 240 からスイッチ回路 11 に対しオン制御信号を供給してスイッチ回路 11 を閉成させ、これによりインバータ 8 から発生される基準発振周波数  $f_r$  を一定量変化させ、かつ上記基準発振周波数  $f_r$  の変化分を補償するために制御回路 240 から分周器 2 に対し補償用の分周数  $R'$  をセットするようにしたものである。



**【特許請求の範囲】**

**【請求項1】** 複数の無線チャネル周波数の中から希望する無線チャネル周波数を選択して通信を行なう無線機に設けられるシンセサイザ回路において、

基準発振周波数を発生するための基準発振回路と、この基準発振回路から発生された基準発振周波数を基に前記希望する無線チャネル周波数に対応する局部発振周波数を発生するためのPLL回路と、

このPLL回路から特定の無線チャネル周波数に対応する局部発振周波数を発生させる場合に、前記基準発振器が発生する基準発振周波数を可変するための基準発振周波数可変手段と、

この基準発振周波数可変手段により前記基準発振器が発生する基準発振周波数が可変された場合に、この基準発振周波数の可変による前記局部発振周波数の変化分を補正するべく前記PLL回路のパラメータを変更するためのパラメータ変更手段とを具備したことを特徴とするシンセサイザ回路。

**【発明の詳細な説明】****【0001】**

**【産業上の利用分野】** 本発明は、マルチチャネルアクセス方式を適用した車載無線機や携帯電話機、コードレス電話機、選択呼出受信機などの無線機において、局部発振回路として設けられるシンセサイザ回路に関する。

**【0002】**

**【従来の技術】** 従来、この種のシンセサイザ回路は例えば図7に示すように構成されている。すなわち、基準発振器1により発振された基準発振信号（周波数 $f_r$ ）は、分周器2で分周されたのち位相比較器（PD）3に入力される。またこの位相比較器3には、電圧制御発振器（VCO）4により発生された局部発振信号（周波数 $f_v$ ）が、分周器5で分周されたのち帰還入力される。位相比較器5では、上記分周された局部発振信号の位相と上記分周された基準発振信号の位相とが比較され、その位相差を表わす信号が出力される。この位相差信号はループフィルタ6により積分されて制御電圧となり、上記VCO3に供給される。VCO3は上記制御電圧に対応する周波数の局部発振信号を発生する。また、このシンセサイザ回路において、受信チャネルの切り替えに伴ない局部発振周波数を変更する場合には、図示しない制御回路からチャネルデータが出力され、このチャネルデータにより上記分周器5の分周数が変更される。なお、上記位相比較器3および各分周器2、5はPLLIC7として集積化されることが多い。

**【0003】** ところで、このような従来のシンセサイザ回路で使用される基準発振器1は、例えば図8または図9に示すように構成されている。すなわち、先ず図8に示すものは、PLLIC7内に設けられているインバータ8の入出力端間に水晶振動子9を接続するとともに、この水晶振動子9の両端をそれぞれコンデンサC1、C2

を介して接地したもので、コンデンサC1、C2の容量に応じた基準発振周波数 $f_r$ がインバータ8から発生される。一方、図9に示すものは、トランジスタTr、コンデンサC1～C4および抵抗R1、R2により発振回路を構成したもので、水晶振動子9の振動周波数と上記発振回路のコンデンサC1～C4の容量とに応じた基準発振周波数 $f_r$ が発生される。

**【0004】**

**【発明が解決しようとする課題】** ところが、このような従来のシンセサイザ回路は、基準発振器1から発生される基準発振周波数 $f_r$ が一定値に固定されているため、次のような問題点を有していた。

**【0005】** すなわち、マルチチャネルアクセス方式を適用した無線通信システムでは、一般に所定の通信割当帯域内に一定の間隔で複数の無線チャネルが配置されており、無線機はこの複数の無線チャネルの中から空きの無線チャネルを選択することにより通信を行なっている。ここで、通常の無線チャネル体系は、例えば図10（a）に示すように無線チャネルの間隔 $\Delta f$ が各無線チャネルの帯域幅 $f_w$ に比べて広く設定されている。このため、シンセサイザ回路の基準発振器から発生される基準発振周波数の高調波 $n f_r$ が上記通信割当帯域内に入る場合でも、この高調波周波数 $n f_r$ が図10（a）のAに示すように無線チャネルの帯域幅間に位置するように基準発振周波数 $f_r$ を予め設定しておけば、上記高調波 $n f_r$ が無線チャネルに悪影響を与える心配はない。

**【0006】** しかし、例えばインタリーブ方式を採用した無線通信システムでは、無線チャネル体系が図10（a）および（b）に示すようにさらに密に構成されるため、無線チャネルの間隔は $\Delta f/2$ となって各無線チャネル帯域幅 $f_w$ よりも狭くなる。この場合には、基準発振周波数 $f_r$ をその高調波周波数 $n f_r$ が無線チャネルの帯域幅間に位置するように設定することは不可能となる。このため、各無線チャネルのうちの少なくとも一つについては、必ず基準発振信号の高調波 $n f_r$ の影響を受けることになり、通信品質の劣化が避けられなかった。

**【0007】** また、以上の不具合を防止するために、基準発振信号周波数 $f_r$ をその高調波 $n f_r$ が通信割当帯域内に入らないように設定することが検討されている。しかし、これを実施するためにはPLLIC7の動作上限周波数を高める必要がある。ところが、この様になると小電力化が阻害されることになり、広帯域のシステムには適用することが困難だった。

**【0008】** 本発明は上記事情に着目してなされたもので、その目的とするところは、消費電力の増加やコストアップを招くことなく基準発振信号の高調波による悪影響が無線チャネルに及ばないようにし、これにより通信割当帯域内のすべての無線チャネルにおいて高品質の通信を可能とし、特に広帯域の無線通信システムで使用さ

れる無線機に好適なシンセサイザ回路を提供することにある。

#### 【0009】

【課題を解決するための手段】上記目的を達成するために本発明は、複数の無線チャネル周波数の中から希望する無線チャネル周波数を選択して通信を行なう無線機に設けられるシンセサイザ回路において、基準発振周波数を発生するための基準発振回路と、この基準発振回路から発生された基準発振周波数を基に上記希望する無線チャネル周波数に対応する局部発振周波数を発生するためのPLL回路とに加えて、基準発振周波数可変手段と、パラメータ変更手段とを備えている。そして、上記PLL回路から特定の無線チャネル周波数に対応する局部発振周波数を発生させる場合に、上記基準発振周波数可変手段により上記基準発振器が発生する基準発振周波数を可変し、かつこの基準発振周波数の可変による局部発振周波数の変化を補正するべく上記PLL回路のパラメータをパラメータ変更手段により変更するようにしたものである。

#### 【0010】

【作用】この結果本発明によれば、通信を行なうために選択された無線チャネル周波数に対し、基準発振周波数の高調波が悪影響を与える可能性がある場合には、基準発振器自身が発生する基準発振周波数が可変され、これにより基準発振周波数の高調波が無線チャネルに悪影響を及ぼさない位置にシフトされることになる。このため、複数の無線チャネルのうちどの無線チャネルを選択した場合でも、基準発振周波数の高調波による影響を回避することが可能となり、これにより通信品質を高めることができる。また、広帯域のシステムにも適用することが可能となる。さらに、PLL回路の動作上限周波数を高める必要がなくなるので、回路の消費電力の増加やコストアップを生じることもない。

#### 【0011】

【実施例】図1は、本発明の一実施例に係わるシンセサイザ回路を備えたデジタル無線機の受信系の構成を示す回路ブロック図である。

【0012】同図において、図示しない通信相手の無線機から送信された無線搬送波信号は、アンテナ110で受信されたのちアンテナ共用器(DUP)120を介して高周波増幅器130に入力され、この高周波増幅器130で増幅されたのち先ず第1ミキサ140に入力される。第1ミキサ140では、上記無線搬送波信号がシンセサイザ回路(SYN)150から発生された第1局部発振信号とミキシングされ、これにより第1受信中間周波信号に周波数変換される。上記シンセサイザ回路150は、制御回路(CONT)240から与えられる無線チャネルデータに応じて、受信しようとする無線チャネル周波数に対応する第1局部発振信号を発生する。上記第1ミキサ140から出力された第1受信中間周波信号

は、第1中間周波フィルタ160で余分な周波数成分が除去され、かつ自動利得制御機能を備えた中間周波増幅器170によりレベル制御されたのち、第2ミキサ180に入力される。この第2ミキサ180では、上記第1受信中間周波信号が局部発振器190から発生された第2局部発振信号とミキシングされて、第2受信中間周波信号に周波数変換される。この第2受信中間周波信号は、第2中間周波フィルタ200を経たのち、デジタル復調処理が可能な周波数に変換するためにさらに第3ミキサ210に入力される。この第3ミキサ210では、上記第2受信中間周波信号が局部発振器220から発生された第3局部発振信号とミキシングされ、これにより受信ベースバンド信号に周波数変換される。そして、この受信ベースバンド信号はデジタル復調回路(DEM)230に入力されて復調される。

【0013】ところで、上記シンセサイザ回路150は次のように構成される。図2はその構成を示す回路ブロック図である。なお、同図において前記図7および図8と同一部分には同一符号を付して説明を行なう。

【0014】PLLIC71内に設けられた基準発振用のインバータ8の両端間には水晶振動子9が接続され、この水晶振動子9の一端は可変容量形のコンデンサC1を介して常時接地されている。また水晶振動子9の他端は、コンデンサC2を介して常時接地されるとともに、スイッチ回路11が閉成したときにコンデンサC3を介してさらに接地されるようになっている。すなわち、水晶振動子9の他端は、スイッチ回路11が開放状態となっているときにはコンデンサC2のみを介して接地され、一方スイッチ回路11が閉成した状態ではコンデンサC2とコンデンサCとの並列回路を介して接地される。上記スイッチ回路11はPLLIC71内に設けられ、制御回路240から発生されるオンオフ制御信号に従ってオン・オフ動作する。

【0015】制御回路240には、シンセサイザ回路150を制御するためのメモリテーブルが備えられている。このメモリテーブルには無線チャネル制御データが記憶されている。この無線チャネル制御データは、各無線チャネルに対応付けて各々分周数N、スイッチ回路11のオンオフ制御情報および分周数Rを設定したものである。制御回路240は、無線通信を行なう際に上記メモリテーブルから使用する無線チャネルに対応する分周数N、スイッチ回路11のオンオフ制御情報および分周数Rを読み出し、これらの情報をそれぞれシンセサイザ回路150の分周器5、スイッチ回路11および分周器2に供給する。

【0016】次に、以上のように構成されたシンセサイザ回路の動作を具体例に基づいて説明する。いま仮に、275MHz～287MHzの通信割当周波数帯域において、複数の無線チャネルが12.5KHz間隔で配置されているシステムを考える。このシステムにおいて使

用される無線機では、シンセサイザ回路150で発生される基準発振周波数 $f_r$ を例えば6MHzとすると、中心周波数 $f_0$ が $f_0 = 276\text{MHz}$ および $f_0 = 282\text{MHz}$ に設定された無線チャネルにおいて、そのチャネル幅内に上記基準発振周波数 $f_r$ の高調波がそれぞれ現れることになる。

【0017】そこで、これらの無線チャネルにおいて基準発振周波数の高調波が現れないようにするために、本実施例では上記各無線チャネルにおいて次のように基準発振周波数 $f_r$ の切り替えを行なっている。

【0018】すなわち、例えば上記無線機の第1受信中間周波信号の周波数 $f_{IF1}$ を $f_{IF1} = 21\text{MHz}$ とし、かつシンセサイザ回路150を下側5通倍方式とすると、位相比較周波数 $f_{pd}$ は上記チャネル間隔(12.5KHz)より、

$$f_{pd} = 12.5\text{KHz} / 5 = 2.5\text{KHz}$$

となる。また、上記中心周波数 $f_0 = 276\text{MHz}$ の無線チャネルに対応する第1局部発振信号周波数 $f_{L1}$ は、 $f_{L1} = f_0 - f_{IF1} = 255\text{MHz}$

であるため、5通倍前の発振周波数、つまりVCO4の発振周波数は、

$$f_{L1} / 5 = 51\text{MHz}$$

となる。同様に、中心周波数 $f_0 = 282\text{MHz}$ の無線チャネルに対応するVCO4の発振周波数は、

$$f_{L1} / 5 = 52.2\text{MHz}$$

となる。

【0019】さて、この条件を保持した上で、上記各無線チャネル(中心周波数 $f_0 = 276\text{MHz}$ 、 $f_0 = 282\text{MHz}$ )において基準発振周波数 $f_r$ を可変するには、基準発振周波数 $f_r$ が例えば

$$f_r = 6.0025\text{MHz}$$

となるようにコンデンサC3の容量値を設定する。またそれとともに、分周器2の分周数Rを1だけ増加させた $R'$ とし、かつスイッチ回路11をオンさせるためのスイッチ制御情報を、上記各無線チャネルに対応付けて制御回路240のメモリテーブルに記憶しておく。

【0020】このように設定すると、通信に際し上記各無線チャネル(中心周波数 $f_0 = 276\text{MHz}$ 、 $f_0 = 282\text{MHz}$ )のいずれかが選択された場合には、メモリテーブルの無線チャネル制御データに応じて、制御回路240からスイッチ回路11に対しオン制御信号が供給され、これによりスイッチ回路11は閉成する。このためインバータ8からは、水晶振動子9の固有振動数と、コンデンサC1の容量と、コンデンサC2およびC3の容量の和とにより決定される基準発振周波数 $f_r = 6.0025\text{MHz}$ が発生される。したがって、このとき上記基準発振周波数により発生される高調波は、上記各無線チャネル(中心周波数 $f_0 = 276\text{MHz}$ 、 $f_0 = 282\text{MHz}$ )のチャネル幅から外れることになり、このため上記各無線チャネルに対し基準発振周波数 $f_r$

の高調波が悪影響を及ぼす不具合は防止される。

【0021】また、このとき制御回路240から分周器2に対しては、分周数 $R'$ (通常値より1だけ増加した値)がセットされる。このため、上記基準発振周波数 $f_r = 6.0025\text{MHz}$ は、上記分周器2で $R'$ 分周されて位相比較周波数 $f_{pd} = 2.5\text{KHz}$ に補償されたのち位相比較器3に供給される。このためVCO4からは、上記各無線チャネル周波数 $f_0 = 276\text{MHz}$ 、 $f_0 = 282\text{MHz}$ に対応する51MHz、52.2MHzが発生されることになり、この結果第1ミキサ140では上記各無線チャネルの無線搬送波信号がそれぞれ正しくミキシングされる。

【0022】なお、上記各無線チャネル(中心周波数 $f_0 = 276\text{MHz}$ 、 $f_0 = 282\text{MHz}$ )以外の無線チャネルが選択された場合には、制御回路240からスイッチ回路11へはオフ制御信号が供給される。このため、スイッチ回路11は開放状態を保持することになり、この結果インバータ8からは水晶振動子9の固有振動数と、コンデンサC1の容量と、コンデンサC2の容量とにより決定される基準発振周波数 $f_r = 6\text{MHz}$ が発生される。また、制御回路240から分周器2に対しては通常値がセットされる。このため、位相比較器3には位相比較周波数 $f_{pd} = 2.5\text{KHz}$ が供給される。

【0023】このように本実施例のシンセサイザ回路では、基準発振周波数 $f_r$ の高調波の影響を受ける無線チャネルが選択された場合に、制御回路240からスイッチ回路11に対しオン制御信号を供給してスイッチ回路11を閉成させ、これによりインバータ8から発生される基準発振周波数 $f_r$ を一定量変化させ、かつ上記基準発振周波数 $f_r$ の変化分を補償するために制御回路240から分周器2に対し補償用の分周数 $R'$ をセットするようにしている。

【0024】したがって、基準発振周波数 $f_r$ の高調波の影響を受ける無線チャネルが選択された場合でも、基準発振周波数の変化に応じてその高調波が上記無線チャネルから外され、これにより無線チャネルに対する基準発振周波数の高調波の悪影響を防止することができる。このため、すべての無線チャネルにおいて、基準発振周波数の高調波による影響のない高品質の通信を行なうことが可能となる。また本実施例では、スイッチ回路11およびコンデンサC3の追加と、無線チャネル制御データの変更を行なうだけでよく、PLL回路の動作上限周波数を高めたり、発振下限周波数の高い特殊な水晶振動子を用意する必要がないので、簡単に実現できる利点がある。

【0025】なお、本発明は上記実施例に限定されるものではなく、次のような種々の変形実施が可能である。すなわち、上記実施例では位相比較周波数 $f_{pd}$ を変更せずに、基準発振周波数 $f_r$ を可変する場合について説明した。この方式によれば、基準発振周波数 $f_r$ の可変量



に応じて分周器2の分周数Rを変更するだけで、PLL回路のその他のパラメータを全く変更することなく簡単に実現できる。しかし、この方式では基準発振周波数 $f_r$ が6MHzから6.0025MHzに可変されるため、その可変幅が+417ppmというように大きくなる。この周波数可変幅は回路構成によっては困難な場合がある。

【0026】そこで、位相比較周波数 $f_{pd}$ を固定せずに微小に変更したうえで基準発振周波数 $f_r$ を可変すると、基準発振周波数 $f_r$ の可変幅を小さくすることが可能である。例えば、中心周波数が $f_0 = 276\text{MHz}$ および $f_0 = 282\text{MHz}$ の2つの無線チャンネルについて、位相比較周波数 $f_{pd}$ を

$$f_{pd} = 2.500121\text{kHz}$$

に設定し、かつ基準発振周波数 $f_r$ を

$$f_r = 6.000292\text{MHz}$$

に設定したとする。そうすると、このときの基準発振周波数 $f_r$ の可変幅は+48.447ppmとなる。

【0027】このように基準発振周波数 $f_r$ を設定すると、上記各無線チャンネル（中心周波数 $f_0 = 276\text{MHz}$ 、 $f_0 = 282\text{MHz}$ ）の帯域付近で発生する基準発振周波数 $f_r$ の高調波は、それぞれ276.0134MHzおよび282.0137MHzとなり、上記各無線チャンネルの帯域外となる。

【0028】また、上記のように位相比較周波数 $f_{pd}$ および基準発振周波数 $f_r$ を設定した場合には、上記各無線チャンネル（中心周波数 $f_0 = 276\text{MHz}$ 、 $f_0 = 282\text{MHz}$ ）に対応するシンセサイザ周波数をVCO4から発生させるために、分周器5の分周数Nを適宜変更する必要がある。例えば、上記中心周波数 $f_0 = 276\text{MHz}$ の無線チャンネルでは分周数Nを

$$N = 20399$$

に設定し、また中心周波数 $f_0 = 282\text{MHz}$ の無線チャンネルでは分周数Nを

$$N = 20879$$

に設定する。このように設定すると、5通倍前のシンセサイザ周波数（VCO4の発振周波数 $f_v$ ）は、中心周波数 $f_0 = 276\text{MHz}$ の無線チャンネルでは

$$f_v = N \times f_{pd} = 50.99997\text{MHz}$$

になり、また中心周波数 $f_0 = 282\text{MHz}$ の無線チャンネルでは

$$f_v = N \times f_{pd} = 52.200029\text{MHz}$$

になる。これらの値は、それぞれVCO4が発生すべき正確な周波数 $f_v$ （51MHz）に対し、-0.57ppmおよび+0.56ppmのずれとなる。

【0029】すなわち、以上の方式によれば、位相比較周波数 $f_{pd}$ を微小に可変するだけで、基準発振周波数 $f_r$ を50ppm程度の小さい可変幅で可変することができ、しかもこのとき発生されるVCO4の発振周波数 $f_v$ 、つまり第1局部発振周波数 $f_{l1}$ のずれを1ppm

以下に抑えることができる。

【0030】なお、基準周波数 $f_r$ の可変が必要な無線チャンネルが1チャンネルだけの場合には、この無線チャンネル周波数に応じて位相比較周波数 $f_{pd}$ 、基準発振周波数 $f_r$ および分周数Nを適宜選択することにより、正確な第1局部発振周波数 $f_{l1}$ を発生させることが可能である。

【0031】このような実施例であれば、すべての無線チャンネルに対し基準発振周波数の高調波の影響が及ばないようにすることは勿論のこと、基準発振周波数 $f_r$ の可変幅が50ppm程度と小さくできることにより、比較的簡単な回路構成にて実現できる利点がある。

【0032】また、前記実施例ではスイッチ11によりコンデンサC3の接続／非接続を制御することにより基準発振周波数 $f_r$ を可変するようにしたが、他に次のように基準発振周波数可変回路を構成してもよい。

【0033】先ず図3に示すシンセサイザ回路では、PLLIC73内のインバータ8a、8bと、水晶振動子9a、9bと、コンデンサC1a、C1bおよびC2a、C2bとからなる独立した2組の基準発振器が設けられ、これらの基準発振器の発振周波数が切替スイッチ12により択一的に切り替えられて出力される。

【0034】次に図4に示すシンセサイザ回路では、別々の水晶振動子9a、9bおよび可変容量コンデンサC1a、C1bを有するとともに、PLLIC73内のインバータ8およびコンデンサC2をそれぞれ共有した2つの基準発振器が設けられ、これらの基準発振器から発生された基準発振周波数が切替スイッチ13により択一的に切り替えられて出力される。

【0035】また図5に示すシンセサイザ回路では、基準発振器の負荷となる可変容量コンデンサC1a、C1bが切替スイッチ14により切り替えられて択一的に水晶振動子9に接続され、これにより基準発振周波数が切り替えられる。

【0036】さらに図6に示すシンセサイザ回路では、水晶振動子9、トランジスタTr、コンデンサC1～C4および抵抗R1、R2からなる外部基準発振器がPLL回路とは別個に設けられた場合において、この基準発振器の水晶振動子9に対しコンデンサC1と並列に発振周波数可変用のコンデンサ5が接続されている。そして、このコンデンサC5がPLLIC75内のスイッチ回路15の閉成時に接地され、これにより基準発振周波数値が可変するように構成されている。

【0037】また、前記各実施例では受信局部発振周波数を発生するシンセサイザ回路を対象として説明したが、発振局部発振周波数を発生するシンセサイザ回路についても同様に本発明を適用することができる。その他、基準発振器の回路構成やその発振周波数を可変させるための回路の構成、PLL回路の構成、可変する基準

発振周波数値等についても、本発明の要旨を逸脱しない範囲で種々変形して実施できる。

#### 【0038】

【発明の効果】以上詳述したように本発明では、複数の無線チャンネル周波数の中から希望する無線チャンネル周波数を選択して通信を行なう無線機に設けられるシンセサイザ回路において、基準発振周波数可変手段と、パラメータ変更手段とを新たに設け、PLL回路から特定の無線チャンネル周波数に対応する局部発振周波数を発生させる場合に、上記基準発振周波数可変手段により基準発振器が発生する基準発振周波数を可変し、かつこの基準発振周波数の可変による局部発振周波数の変化を補正するべくPLL回路のパラメータをパラメータ変更手段により変更するようにしている。

【0039】したがって本発明によれば、消費電力の増加やコストアップを招くことなく基準発振信号の高調波による悪影響が無線チャンネルに及ばないようにすることができ、これにより通信割当帯域内のすべての無線チャンネルにおいて高品質の通信を可能とし、特に広帯域の無線通信システムで使用される無線機に好適なシンセサイザ回路を提供することができる。

#### 【図面の簡単な説明】

【図1】本発明の一実施例に係わるシンセサイザ回路を備えたデジタル無線機の受信系の構成を示す回路ブロック図。

【図2】図1に示したシンセサイザ回路の構成を示す回路図。

【図3】本発明の他の実施例に係わるシンセサイザ回路の構成を示す回路図。

【図4】本発明のその他の実施例に係わるシンセサイザ回路の構成を示す回路図。

【図5】本発明の別の実施例に係わるシンセサイザ回路

の構成を示す回路部。

【図6】本発明のさらに別の実施例に係わるシンセサイザ回路の構成を示す回路部。

【図7】シンセサイザ回路の基本構成を示す回路ブロック図。

【図8】基準発振器の構成の一例を示す回路部。

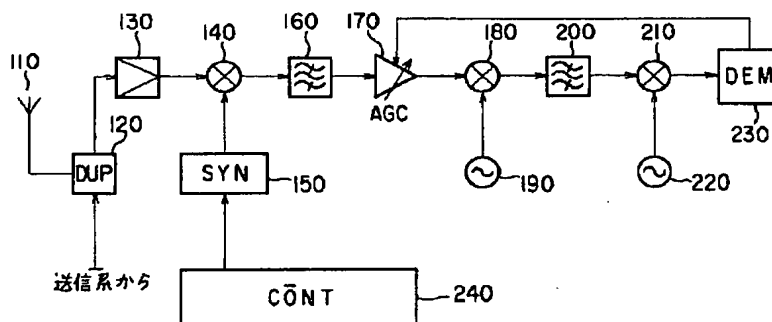
【図9】基準発振器の構成の他の例を示す回路部。

【図10】無線チャンネルの配置体系の一例を示す図。

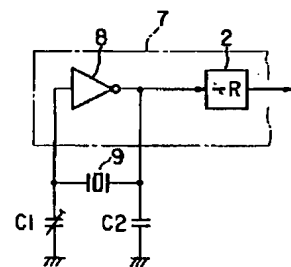
#### 【符号の説明】

- 1…基準発振器
- 2, 5…分周器
- 3…位相比較器
- 4…電圧制御発振器 (VCO)
- 6…ループフィルタ
- 7, 71, 72, 73, 74, 75…PLL IC
- 8, 8a, 8b…インバータ
- 9, 9a, 9b…水晶振動子
- 11, 15…スイッチ回路
- 12, 13, 14…切替スイッチ
- 110…アンテナ
- 120…アンテナ共用器 (DUP)
- 130…高周波増幅器
- 140…第1ミキサ
- 150…シンセサイザ回路 (SYN)
- 160…第1中間周波フィルタ
- 170…自動利得制御増幅器
- 180…第2ミキサ
- 190…第2局部発振器
- 200…第2中間周波フィルタ
- 210…第3ミキサ
- 220…第3局部発振器
- 230…復調器 (DEM)

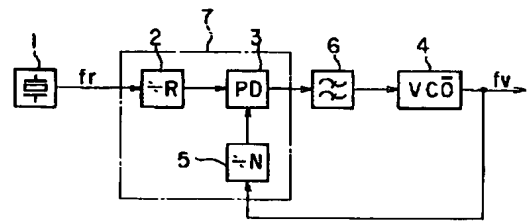
【図1】



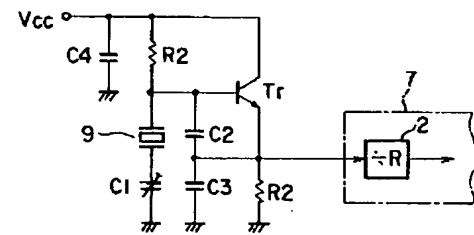
【図8】



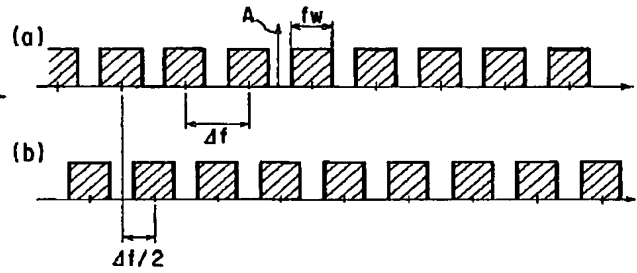
【図 7】



【図 3】

[illegible]

【図 10】

[illegible]